

CLIPPEDIMAGE= JP356027983A

PAT-NO: JP356027983A

DOCUMENT-IDENTIFIER: JP 56027983 A

TITLE: ELASTIC SURFACE WAVE DEVICE

PUBN-DATE: March 18, 1981

INVENTOR-INFORMATION:

NAME

MINAGAWA, SHOICHI

SAKAI, TAKAMASA

OKAMOTO, TAKESHI

NIIMI, MORIHIRO

ASSIGNEE-INFORMATION:

NAME

CLARION CO LTD

COUNTRY

N/A

APPL-NO: JP54103097

APPL-DATE: August 15, 1979

INT-CL (IPC): H01L041/08;H01L029/84 ;H03H009/25 ;H03J003/00

US-CL-CURRENT: 30/537,310/328 ,310/335

ABSTRACT:

PURPOSE: To contrive the stabilization of operational characteristics of the elastic surface wave device by arranging a pumping electrode on the surface of a piezoelectric unit and forming depletion layer controlling means for applying DC bias voltage to the boundary between a semiconductor and the piezoelectric unit.

CONSTITUTION: A laminate is formed of the semiconductor S and the piezoelectric unit A. A pumping electrode M<SB>2</SB> for applying a pumping voltage is

arranged on the surface of the piezoelectric unit A, and a high frequency power supply P for supplying a pumping current is connected thereto. The depletion layer controlling means D, D,... for applying DC bias voltage are formed in the boundary 12 between the semiconductor S and the piezoelectric unit A. The depletion layer controlling means D, D,... are formed in comblike shape, and are connected at one respective ends with common connecting end 13 to a variable DC power supply E for applying DC bias voltage.

COPYRIGHT: (C)1981,JPO&Japio

⑫ 公開特許公報 (A)

昭56—27983

⑤Int. Cl.³
H 01 L 41/08
29/84
H 03 H 9/25
H 03 J 3/00

識別記号
庁内整理番号
7131—5F
7357—5F
7232—5J
7184—5K

⑬公開 昭和56年(1981)3月18日

発明の数 1
審査請求 未請求

(全 8 頁)

⑭弾性表面波装置

⑮特 願 昭54—103097

⑯出 願 昭54(1979)8月15日

⑰発 明 者 皆川昭一

戸田市上戸田50クラリオン株式
会社埼玉工場内

⑱発 明 者 坂井高正

戸田市上戸田50クラリオン株式
会社埼玉工場内

⑲発 明 者 岡本猛

戸田市上戸田50クラリオン株式
会社埼玉工場内

⑳発 明 者 新見盛広

戸田市上戸田50クラリオン株式
会社埼玉工場内

㉑出 願 人 クラリオン株式会社

東京都文京区白山5丁目35番2
号

㉒代 理 人 弁理士 芦田直衛

明 細 書

1 発明の名称

弾性表面波装置

2 特許請求の範囲

1. 半導体と圧電体とを備えた積層体における前記圧電体の表面部にポンプ電力印加用のポンプ電極を配設するとともに、前記半導体と圧電体との界面部に直流バイアス電圧印加用の空乏層制御手段を部分的に形成させ、該空乏層制御手段の形成部以外の領域においてパラメトリック相互作用をさせるようにしたことを特徴とする弾性表面波装置。

2. 空乏層制御手段をp-n接合としたことを特徴とする特許請求の範囲第1項記載の弾性表面波装置。

3. p-n接合の形成部に電極を被着させ、該電極を介して直流バイアス電圧を印加するようにしたことを特徴とする特許請求の範囲第

2項記載の弾性表面波装置。

4. p-n接合の形成部を凹部となし、該凹部に電極を被着させたことを特徴とする特許請求の範囲第3項記載の弾性表面波装置。

5. 空乏層制御手段をショットキー接合としたことを特徴とする特許請求の範囲第1項記載の弾性表面波装置。

6. 空乏層制御手段を弾性表面波の伝播方向に複数箇所形成させるとともに、当該伝播方向における空乏層制御手段の幅をaとし、各空乏層制御手段間の間隔をbとしたとき、 $a \leq b$ となるようにしたことを特徴とする特許請求の範囲第1項乃至第5項のうちの何れか1項に記載の弾性表面波装置。

7. 空乏層制御手段を弾性表面波の伝播方向に複数箇所形成させるとともに、当該伝播方向における空乏層制御手段の幅をaとし、各空乏層制御手段間の間隔をbとしたとき、aと

bのうちの少なくとも何れか一方の長さを、
入力弾性表面波の波長よりも小なるようにし
たことを特徴とする特許請求の範囲第1項乃
至第6項のうちの何れか1項に記載の弾性表
面波装置。

3 発明の詳細な説明

本発明は弾性表面波の増幅器等として作用させ
る弾性表面波装置に関し、さらに詳しくは半導体
と圧電体とを備えた積層体における圧電体の表面
部にポンプ電極を配設するとともに、直流バイア
ス電圧印加用の空乏層制御手段は前記の半導体と
圧電体との界面部に部分的に形成させ、圧電体部
に対する直流電界の印加を避けることにより電圧
ヒステリシスを減少させて特性の安定化を図り得
るようにした弾性表面波装置に係る。

本出願人は先に特願昭52-107271号、および
同52-107272号等で開示したように、第1図に示
すような連続波動作性、S/Nの良好性、周波数選

(3)

幅された弾性表面波信号(9)(9)'を出力手段(図示せ
ず)により適宜外部に出力させるようにしたもの
である。

ところで上記のような弾性表面波装置を具体的
に構成するに当たっては、材料コストおよび製造コ
スト等、その実用性を高める上において各構成部
材の材料として次のようなものが多用される。

即ち、半導体基板(1)にはシリコン(Si)、絶縁
膜(2)には二酸化シリコン(SiO₂)、および圧電体
層(3)としては酸化亜鉛(ZnO)である。

そして上記各材料のうち、酸化亜鉛は蒸着また
はスパッタリング法等の通常的手段によって比較
的容易に製造することができるという利点を有す
るものである。

しかるに上記の構成からなる弾性表面波装置は、
その動作に際して前記したように、半導体基板(1)
表面部に電極(4)を通じて直流バイアス電圧を印加
するものであるが、この一旦印加した直流バイア

(5)

ス電圧として使用したときの高Q性、さらには適
用周波数帯域の広域性等、諸種の効果を有せしめ
た弾性表面波装置を発明した。

第1図において符号(1)は半導体基板であって、
この半導体基板(1)上に絶縁膜(2)および圧電体層(3)
を順次積層させ、さらにこの圧電体層(3)上に直流
バイアス電圧およびポンプ電力を印加するための
電極(4)を配設したものである。(5)はオーミック電
極、(6)は直流バイアス印加用の直流電源、CHは
高周波電流阻止のチョークコイル、(7)はポンプ電
力印加用の高周波電源、Cは直流電流阻止用のコ
ンデンサである。

そして上記の積層体に電極(4)を介してバイアス
用直流電圧およびポンプ電力を重畳させて印加し
ておき、弾性表面波入力信号(8)が電極(4)下方部の
動作領域を伝播していく過程で、圧電体層(3)の圧
電性を介して半導体基板(1)表面の空乏層容量とパ
ラメトリック相互作用を生じて増幅され、この増

(4)

幅された弾性表面波信号(9)(9)'を出力手段(図示せ
ず)により適宜外部に出力させるようにしたもの
である。

このように現象を生ずる原因は現在完全に解明
されているわけではないが、直流バイアス電圧の
印加により電極(4)から注入された電荷が、蒸着法
等により形成された酸化亜鉛の膜中に捕獲され、
その後この捕獲された電荷が膜中を移動するため
に生ずるのではないかとされている。

ここにおいて本発明は、圧電体部への直流電界
の印加を避けることにより上記した技術的課題を
解決し得るようにした弾性表面波装置を提供しよ
うとしたものである。

以下本発明を図の実施例に基づいて具体的に説
明する。

(6)

第2図において符号Sは一例としてシリコン(Si)材料により形成された半導体、Aは酸化亜鉛(ZnO)等により形成された圧電体にして、この半導体Sおよび圧電体Aにより積層体を形成する。

因みにこの積層体を形成させるに当っては、一例として半導体S側を基板として、この基板上に後述の空乏層制御手段を作り込んだ後に酸化亜鉛(ZnO)等の圧電体材料を蒸着またはスパッタリング法等の手段によって膜状に堆積させる。

また半導体Sの伝導形についてはp形、n形のいずれを適用してもよいが、図の事例においてはn形のものを適用した場合について説明を進める。

符号M₁は半導体Sとオーミック接触をとるためのオーミック電極である。

そして本発明においては、まず前記した圧電体Aの表面部にポンプ電力印加用のポンプ電極M₂を配設する。符号Pはポンプ電力供給用の高周波電

(7)

そして前記空乏層制御手段D、D…の配設部以外の領域、即ち第3図等についていえば、符号bで示す各空乏層制御手段D、D…の間隙部領域をパラメトリック相互作用領域とさせて、空乏層制御手段D、D…に外部から直流バイアス電圧を印加した場合において、当該パラメトリック相互作用領域に空乏層dを生じさせるようになる。

また図示のように、弾性表面波の伝播方向における空乏層制御手段の幅をaとし、その間隙部、即ちパラメトリック相互作用領域の幅をbとしたとき、両者の関係を $a \leq b$ とすることを可とする。これは間隙部(パラメトリック相互作用)領域の幅bを、当該パラメトリック相互作用領域に空乏層dが生じ得る範囲において可能な限り大となし、素子全体に占めるパラメトリック相互作用領域の有効面積(領域)を増大させ、素子材料の経済性等を有利ならしめるためである。

因みにポンプ電極M₂は第2～4図に示すように

源である。

次いで半導体Sと圧電体Aとの界面部Qに直流バイアス電圧印加用の空乏層制御手段D、D…を作り込む。

空乏層制御手段Dは後述するように、p-n接合、ショットキー接合等、半導体Sの表面部に空乏層を形成させることのできる手段の総称であって、この空乏層制御手段Dを界面部Qに作り込むに当っては、第3図の要部拡大図にも示すように弾性表面波SAW₁…の伝播方向に複数個に分割させて整列させる。

第4図は上記空乏層制御手段D、D…の平面的配設態様の一例を示すもので、各空乏層制御手段D、D…は歯状に形成させ、さらに各空乏層制御手段D、D…の一端側(第4図において下方側)を共通接続させて、この共通接続側に外部との接続端部Q'を設ける。この接続端部Q'には直流バイアス電圧印加用の可変直流電源Eを連ねる。

(8)

空乏層制御手段D、D…の全配設部領域をカバーできるような大きさのものを配設する。

一方、空乏層制御手段Dの半導体S部または圧電体A部への作り込み深さtまたはt'については、後述する具体的な各構成事例によりやや異なるが、一例としてp-n接合で構成したとき、まず半導体S側への作り込み深さtについては、その幅aの0.1～10倍程度とする。作り込み深さtについては、この程度の寸法でパラメトリック相互作用領域に動作上十分な空乏層dを形成させ得る。そして圧電体A側へのくい込み深さt'についてはできるだけ小なるようにする。

さらに空乏層制御手段Dの幅a、パラメトリック相互作用領域の幅bのうち、少なくとも何れか一方の長さを、弾性表面波入力信号SAW₁の波長入よりも小なるように形成する。これは空乏層制御手段Dとパラメトリック相互作用領域との境界部における弾性表面波の機械的反射の影響を軽減さ

せて、素子特性の劣化を防止するためである。

即ち、弾性表面波が空乏層制御手段Dとパラメトリック相互作用領域とを、第3図の図示例のように $a \rightarrow b \rightarrow a \rightarrow b \rightarrow \dots$ と交互に伝播していく場合に、上記したa部とb部との境界における弾性表面波の機械的反射の影響は、 $\lambda \approx a, b$ のときに最も強くなる。そこでこの影響を軽減させるために幅a、bと波長 λ との関係を前記のようにしたものである。

次に第5～6図は、空乏層制御手段Dの平面的配設態様の他の例を示すもので、まず第5図の事例は格子状に形成させたものであり、また第6図の事例は網状に形成させたものである。

上記両事例のように格子状または網状に形成したときは、その間隙部、即ちパラメトリック相互作用領域に生じさせた空乏層dのより一層の制御容易性が得られる。

また上記の両事例においても、弾性表面波の伝

(11)

そしてこの金属電極 M_2 を介してp-n接合部d'に逆方向直流バイアス電圧等の制御電圧を印加するようにする。

上記事例のように金属電極 M_2 を配設したときは、空乏層制御手段Dの配設部全域にわたって直流バイアス電圧を均一に印加することができるという効果を発揮する。

したがってこの効果をより一層発揮させる意味において、金属電極 M_2 はp形領域d部にオーミックコンタクトさせるのを可とする。

次いで第9図の事例はp形領域d、即ちp-n接合の形成部を凹部となし、この凹部に金属電極 M_4 を被着させたものである。

上記のような空乏層制御手段D₃を形成させるに当っては、まず当該形成箇所に相当する半導体Sを選択エッチングにより掘り下げて凹部を形成し、次いでこの凹部に選択拡散により不純物拡散を行ってp形領域dを形成させる。そしてこの凹部か

(13)

播方向における空乏層制御手段D'、D''の幅aとパラメトリック相互作用領域の幅bとの関係を $a \leq b$ とし、さらに両者の幅a、bのうち、少なくとも何れか一方の長さを入力弾性波の波長 λ よりも小なるように形成する点は前記と同様である。

次いで空乏層制御手段Dの具体的構成例を第7～10図を参照してさらに詳述する。

まず第7図の事例は空乏層制御手段D₁をp-n接合で構成したものである。即ちn形半導体Sの所要箇所に選択拡散によりp形領域d₁d₂を作り込んだものである。p-n接合からなる空乏層制御手段は単にp形領域d₁を作り込めばよいので容易形成性を有するものである。

因みに半導体Sがp形のものであるときは、n形のものを選択拡散する。

次に第8図の事例は、p-n接合の形成部、つまりp形領域d₁d₂部に、それぞれ金属電極 M_3 を被着させたものである。

(12)

らなるp形領域d₁部に蒸着等の手段によって金属を被着させる。

上記事例のように構成したときは電極 M_4 自体の抵抗を下げ得ると同時に、p形領域d₁との接触抵抗も下げ得るから、より一層直流バイアス電圧の損失を低減し得るという効果を発揮する。

さらに第10図の事例は空乏層制御手段D₄としてショットキー接合を使用したものである。

ショットキー接合は半導体S上に金属電極 M_5 を被着させる等の簡単な処理操作で形成し得るという構成容易性を有する。

因みに金属電極 M_5 の材質としてはn形シリコン半導体に対してはアルミニウム(Al)、モリブデン(Mo)等、またp形シリコン半導体に対しては金(Au)等を適用してショットキーバリアを形成させる。

本発明の実施例たる弾性表面波素子は上述のように構成され、以下のように動作する。

(14)

まず各空乏層制御手段 D、D…に、直流電源 E から適宜値の逆方向バイアス用の直流バイアス電圧を印加して、パラメトリック相互作用領域に所望の空乏層容量非線形性を付与させる。

このとき直流バイアス電圧は圧電体 A を介すことなく直接半導体 S の表面部に印加することができるので圧電体 A の不要な電荷注入を回避することができる。

次いで高周波電源 P からポンプ電極 M₂に周波数 F_p のポンプ電圧を印加し、パラメトリック相互作用領域に生じさせた空乏層容量を周波数 F_p で変化させる。

そして上記のように設定したのち、入力電極 (図示せず) を通じて圧電体 A の表面部分に、弾性表面波入力信号 SAW₁ (周波数 F₁) を伝播させる。なお第 2 図の図示例においては、この弾性表面波入力信号 SAW₁ を左方から右方へ向かって伝播させるように示したが、この逆であっても差支えない。

(15)

りに形成されているので、空乏層制御手段 D とパラメトリック相互作用領域との境界部における弾性表面波の機械的反射の影響は軽減され、この点における特性の劣化は防止される。

第 11 図は高周波電源 P から供給されるポンプ電力 (周波数 F_p = 2F₁) に対する進行波弾性表面波出力 SAW₂ および後退波弾性表面波出力 SAW₃ の電力利得の特性例を示すものである。

図示のように、あるしきい値 P₀ 以上のポンプ電力を印加すると、電力利得は無限大となり、弾性表面波入力信号 SAW₁ (周波数 F₁) がなくとも、弾性表面波出力信号が発生し、進行波および後退波が生ずる「弾性表面波発生器」として動作する。

次いで第 12 図は電力増幅利得の周波数特性例を示すものである。図において周波数 F_p/2 は出力信号の中心周波数である。

ここでポンプ電力が増大すると前記したように、電力増幅利得が増大するとともに弾性表面波信号

(17)

そして上記の弾性表面波入力信号 SAW₁ が、動作領域たる各パラメトリック相互作用領域を伝播していく過程で圧電体 A の圧電性を介して空乏層容量とパラメトリック相互作用を生起して増幅され、進行波弾性表面波出力 SAW₂ (周波数 F₂) および後退波弾性表面波出力 SAW₃ (周波数 F₃) を生じる。入・出力弾性表面波の周波数は F₁ = F₂、F_p = F₂ + F₃ の関係がある。外部への出力としては上記の進行波弾性表面波出力 SAW₂、または後退波弾性表面波出力 SAW₃ を出力電極 (図示せず) を介してとり出す。

因みに弾性表面波信号とのパラメトリック相互作用は、各空乏層制御手段 D、D…の配設箇所においては殆んど生ぜず、弾性表面波信号はこの部分において増幅も減衰も受けることはない。また空乏層制御手段 D の幅 a とパラメトリック相互作用領域の幅 b のうち、少なくとも一方の長さが、弾性表面波入力信号 SAW₁ の波長より小なるよ

(16)

の通過帯域幅が減少し、高 Q 性を呈するという特性を発揮する。

なお上述の事例において圧電体 A の材料として酸化亜鉛 (ZnO) を適用する場合のみについて述べたが、酸化亜鉛以外にニオブ酸リチウム (LiNbO₃)、窒化アルミニウム (AlN)、硫化カドミウム (CdS)、および硫化亜鉛 (ZnS) 等のその他の圧電体材料も適用し得るものである。

以上詳述したように本発明によれば、半導体と圧電体とを備えた積層体における圧電体の表面部にポンプ電極を配設するとともに、直流バイアス電圧印加用の空乏層制御手段は前記の半導体と圧電体との界面部に形成させて、圧電体に対する直流電界の印加を避けるようにしたから、圧電体部への不要な電荷注入を防ぐことができ、電圧ヒステリシス現象が防止され、動作特性の安定化を図り得るという極めて優れた効果を発揮する。

したがって、蒸着法等が適用できて製造容易性

(18)

を有し、かつ材料コストの安い酸化亜鉛等の比較的電荷捕獲を生じ易い圧電膜材料を使用した場合でも安定な動作特性を有する弾性表面波装置を構成することができるというこの種装置にとって極めて優れた効果を發揮する。

また本発明によればポンプ電極を空乏層制御手段とは別途に配設しポンプ電力と直流バイアス電圧とを各別に印加するようにしたから、それぞれの電源線路に高周波電流阻止用のチョークコイル、および直流電流阻止用のコンデンサを配設する必要がないという効果も發揮する。

4 図面の簡単な説明

第1図は従来例を示す側面図、第2図は本発明の実施例たる弾性表面波素子の側面図、第3図は同上素子の要部側断面図、第4図は第2図における空乏層制御手段の配設例を示す平面図で圧電体等を取除いた状態の図、第5図は第4図の他の配設例を示す平面図で圧電体等を取除いた状態の図、

第6図は第4図のさらに他の配設例を示す平面図で圧電体等を取除いた状態の図、第7～10図はそれぞれ第2図における空乏層制御手段の具体的構成例を示す要部側断面図で、第7図はp-n接合を用いた例、第8図および第9図はp-n接合形成部にさらに金属電極を被着した例、第10図はショットキー接合を用いた例を示す、第11図は第2図のポンプ電力に対する電力利得の特性曲線図、第12図は第2図の電力増幅利得の周波数特性の一例を示す特性曲線図である。

12 : 界面部

13 : 接続端部

14、15 : p形領域

14' : p-n接合部

A : 圧電体

D、D'、D'' : 空乏層制御手段

D₁ : p-n接合で構成した空乏層制御手段

D₂、D₃ : p-n接合形成部に金属電極を被着させて構成した空乏層制御手段

D₄ : ショットキー接合で構成した空乏層制御手段

(19)

20

E : 直流電源

M₁ : オーミック電極

M₂ : ポンプ電極

M₃、M₄、M₅ : 金属電極

P : 高周波電源

S : 半導体

a : 空乏層制御手段の幅

b : 間隙部領域の幅

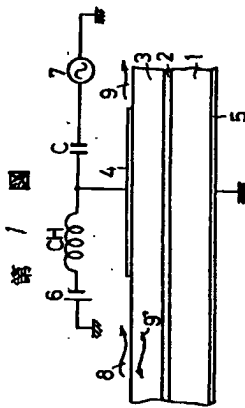
d : 空乏層

クラリオン株式会社

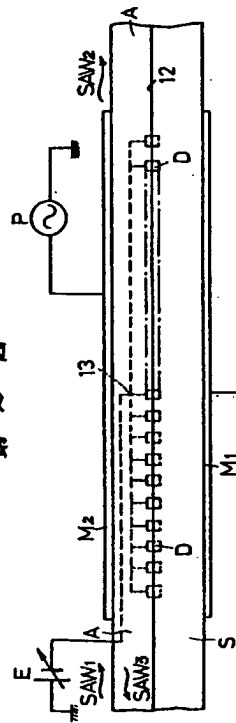
代理人 芦田直衛



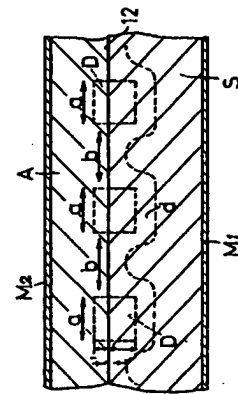
図面の浄書(内容に変更なし)



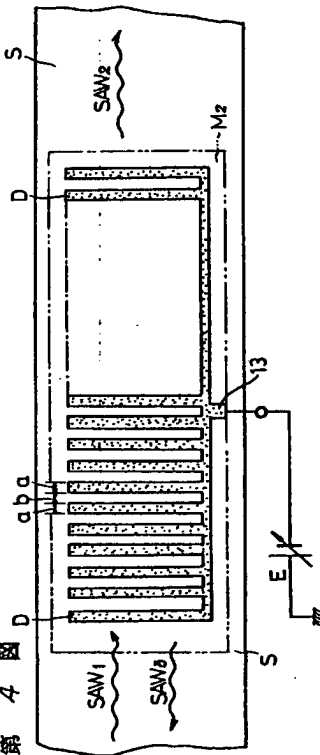
第 2 図



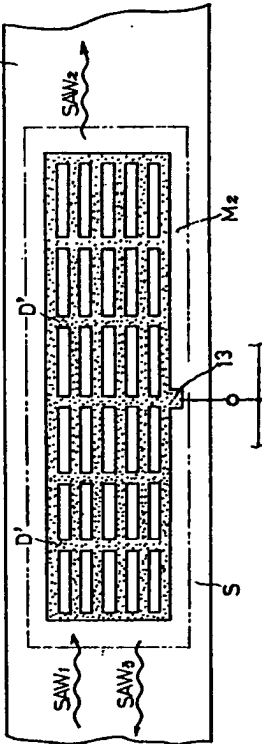
第 3 図



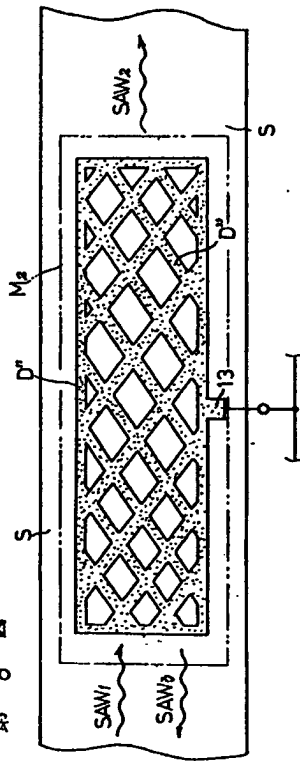
第 4 図



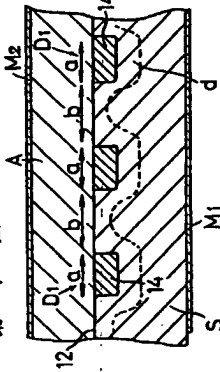
第 5 図



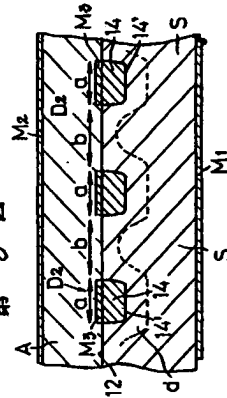
第 6 図



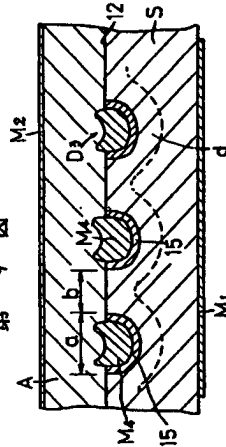
第 7 図



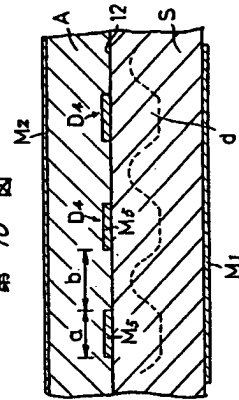
第 8 図



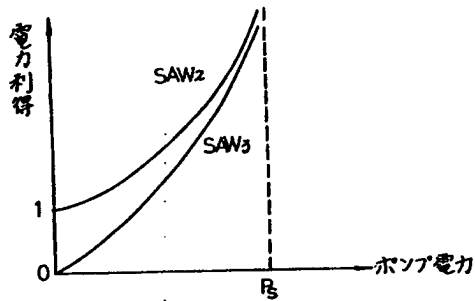
第 9 図



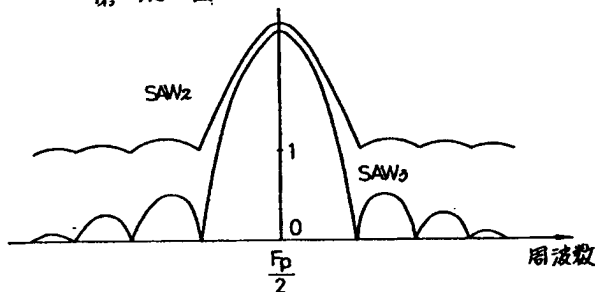
第 10 図



第 11 図



第 12 図



手続補正書(方式)

昭和 54 年 11 月 27 日

特許庁長官殿

(特許庁審査官

殿)

1. 事件の表示

昭和 54 年 特 許 願 第 103097 号

2. 発明の名称

弾性表面波装置

3. 補正をする者 出願人

クラリオン株式会社

4. 代 理 人

東京都港区新橋2の4の4 小里ビル
特許法律事務所
(7134) 弁理士 芦田直 衛
TEL (508) 7763・(580) 5617

5. 特許理由通知の日付

昭和 54 年 10 月 6 日

6. 補正の対象

図面

7. 補正の内容

図面の浄書(内容に変更なし)



CLIPPEDIMAGE= JP358196075A

PAT-NO: JP358196075A

DOCUMENT-IDENTIFIER: JP 58196075 A

TITLE: ELECTROSTRICTIVE EFFECT ELEMENT

PUBN-DATE: November 15, 1983

INVENTOR-INFORMATION:

NAME

TAKAHASHI, SADAYUKI

YONEZAWA, MASATOMO

OCHI, ATSUSHI

YANO, TAKESHI

HAMATSUKI, TAKESHIGE

FUKUI, IZUMI

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP57079035

APPL-DATE: May 11, 1982

INT-CL (IPC): H01L041/08

ABSTRACT:

PURPOSE: To increase the amount of displacement by a method wherein a part including the outer periphery of internal electrodes is removed, and an external electrode whereto the internal electrode is connected is formed thereat, in a lamination type electrostrictive effect element.

CONSTITUTION: The internal electrode 22 of the elecstrostrictive effect element has a form with the removal of a part including the outer periphery. The removed parts are laminated so as to superpose at intervals

of a layer, and thus sintered. Next, Ag paste is coated on the side surface of the laminated electrostrictive effect element, and then the external electrodes 33 are formed by baking. These electrodes 33 connect each internal electrode 32 at intervals of a layer. The amount of displacement increases, since the superposition areas between each internal electrode increase.

COPYRIGHT: (C)1983,JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—196075

⑪ Int. Cl.³
H 01 L 41/08

識別記号

庁内整理番号
7131—5F

⑬ 公開 昭和58年(1983)11月15日
発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 電歪効果素子

⑮ 特 願 昭57—79035

⑯ 出 願 昭57(1982)5月11日

⑰ 発 明 者 高橋貞行
東京都港区芝五丁目33番1号日
本電気株式会社内

⑱ 発 明 者 米沢正智
東京都港区芝五丁目33番1号日
本電気株式会社内

⑲ 発 明 者 越智篤
東京都港区芝五丁目33番1号日
本電気株式会社内

⑳ 発 明 者 矢野健
東京都港区芝五丁目33番1号日
本電気株式会社内

㉑ 発 明 者 浜付武重
東京都港区芝五丁目33番1号日
本電気株式会社内

㉒ 発 明 者 福井泉
東京都港区芝五丁目33番1号日
本電気株式会社内

㉓ 出 願 人 日本電気株式会社
東京都港区芝五丁目33番1号

㉔ 代 理 人 弁理士 内原晋

明 細 書

発明の名称 電歪効果素子

特許請求の範囲

電歪効果を示す材料と内部電極とを交互に積層してなる電歪効果素子において、各内部電極の形状が該電歪効果素子の積層方向に垂直な断面形状のうちその外周部を含む一部分が除去された形状であり、また各内部電極はその除去された部分が積層方向に対して、互いに隣合う内部電極の間では重ならず、一層おきの内部電極の間では重なるように積層され、当該電歪効果素子側面上の前記除去された部分に対応する位置に各内部電極を一層おきに接続する外部電極が形成されていることを特徴とする電歪効果素子。

発明の詳細な説明

本発明は電歪効果素子の構造に関するものである。電歪効果素子とは固体の電歪効果を利用して

電気エネルギーを機械エネルギーに変換するトランスデューサである。具体的には電歪効果の大きな固体の対向する表面に金属膜等の電極を形成し、電極間に電位差を与えたときに発生する固体の歪を利用する。電界と平行方向に発生する歪（縦効果歪）は垂直方向に生じる歪（横効果歪）より一般には大きいので、前者を利用の方がエネルギー変換効率が高い。また、歪の大きさは電界強度に関係し、電界強度が大きい程発生する歪も大きい。

横効果を利用した電歪効果素子では一定の印加電圧でも電界と垂直方向の寸法に比例した変位量を得る事が可能であるが、しかしエネルギー変換効率の高い縦効果を利用した電歪効果素子では外部から印加する電圧を一定にして歪の発生する方向の寸法を増すと、電界強度が低下するので変位量は大きくならない。従ってこの場合に大きな変位量を得るには電界強度が低下しない様に印加電圧を大きくすることが必要である。しかし、電圧を大きくするためには大型でかつ高価な電源が必要になり、取り扱いに対する危険度も増す。またト

ランスデュサを駆動するための制御回路も使用されるICの耐圧が低いためあまり高い電圧を使用することは出来ない。

このような欠点を改善するために積層チップコンデンサ型の構造が提案されている。この構造を第1図(a)、(b)に示す。第1図(a)において電圧材料1の内部に内部電極2が一定の間隔で形成されており、一つおきに外部電極3と接続している。内部電極の間隔は通常のチップコンデンサの技術で数10ミクロン程度にすることが出来る。この構造を採用すると電極間距離がせまくなるため低電圧で駆動可能な縦効果利用の電圧効果素子が実現出来る。

ところで積層方向から見た透視図第1図(b)から明らかな様に、この構造では内部電極の重なる面積(中央の矩形部分)は素子の断面積と比較して小さい。従って基本的には内部電極の重なった部分は電界に応じて変形するが、他の部分は変形せず、このため、素子全体としての変位量はその材料が持つ固有の歪量より小さくなる欠点がある。

加したときの素子寿命が著しく向上する。

次に実施例に従って本発明素子の構造とその性能について説明する。

実施例1

マグネシウムニオブ酸鉛 $Pb(Mg_xNb_x)O_3$ とチタン酸鉛 $PbTiO_3$ をモル比で9対1の割合で固溶させたセラミック材料を用いて本発明の電圧効果素子効果を調べた。この材料は大きな電圧効果を示すことがよく知られている。

まずこの材料の予焼粉末と有機バインダー、有機溶媒とを混合し、泥漿を作製した。この泥漿をドクターブレード法でフィルム上に数100ミクロンの厚さにキャストし、グリーンシートを作製した。次に該シートを乾燥しマイラーフィルムから剥離し、所定の形状に切断した後、白金ペーストを片面に印刷した。これらのシートを数10枚積層、圧着し、所望の寸法に切断し、約1200℃の温度で焼結した。

第2図は実施例の電圧効果素子の電極構造と積層方法を示す図である。第2図に示すように矩形

また、高い電圧を印加して大きな歪を発生させると変形する部分と変形しない部分との境界に応力集中が起こり素子が機械的に破壊する欠点がある。

本発明は上記従来構造素子の欠点を改善した電圧効果素子の構造に関するものである。本発明の電圧効果素子は電圧効果を示す材料と内部電極とを交互に積層してなる電圧効果素子において、各内部電極の形状が該電圧効果素子の積層方向に垂直な断面形状のうち、その外周部を含む一部分が除去された形状であり、また各内部電極は前記除去された部分が積層方向に対して、互いに隣合う内部電極の間では重ならず、一層おきの内部電極の間では重なるように積層され、当該電圧効果素子側面上の前記除去された部分に対応する位置に各内部電極を一層おきに接続する外部電極が形成されていることを特徴とする。

本発明の電圧効果素子は従来の積層チップコンデンサ構造の素子に比べ変形しない部分の面積を小さくすることができるので変位量が従来構造素子の2〜3倍あり、かつ電圧パルスを繰り返して

の当該電圧効果素子の断面形状(積層方向に垂直な面)に対し内部電極2はこの素子断面形状の外周部を含む一部分が除去された形状をしている。さらにこの除去された部分が隣合う内部電極の間では互い積層方向に重ならず、一層おきの内部電極では積層方向に重なるように各内部電極とグリーンシートを積層し、焼成した。なお21は電圧材料を示す。次に第3図(a)、(b)に実施例の電圧効果素子の積層方向に平行な側面図(第3図(a))と積層方向からの透視図(第3図(b))を示す。

第3図に示すように各内部電極32における前記素子断面形状の外周部を含む一部分が除去された位置に対応する当該電圧効果素子側面に銀ペーストの塗布、焼付により外部電極33を形成した。この外部電極33は各内部電極32を一層おきに接続している。外部電極33からはそれぞれ電極端子A、Bを取り出した。この実施例の電圧効果素子の寸法は $3\text{mm} \times 3\text{mm} \times 10\text{mm}$ で内部電極間の距離は250ミクロンである。また内部電極の重なり面積は約92%である。

外形寸法が全くこれと等しく、内部電極の面積のみが異なる第1図に示す様な従来の積層チップコンデンサ型電歪効果素子も同時に試作した。この素子の電極の重なり面積は素子断面積の84%である。

素子の外部電極から取り出した電極端子A, B間に直流電圧を印加して、電歪の縦効果により発生する変位量の測定を上記2種類の素子に関して行なった。結果を第4図に示す。この図から明らかな様に同一電圧に対して、本発明構造の素子は従来の素子と比較して変位量が2~3倍大きい。

実施例2

実施例1で用いた2種類の素子に最高電圧250Vパルス巾1msの正弦波電圧パルスを繰り返し連続的に印加して素子の寿命試験を行なった。第5図にその結果を示す。従来の構造の素子は最大変位量が1.3ミクロンでかつ25,000回程度の印加パルス数に対して破壊した。これに対して本発明構造の素子は変位が4ミクロンで、約1億回の繰り返し電圧パルスの印加に対しても破壊しなかった。

形状に関する他の実施例を示す図。

各図において1, 21, 31, は電歪材料。2, 22, 32は内部電極。3, 23, 33は外部電極である。

代理人 弁護士 内原 晋



なお本発明の電歪効果素子はその内部電極構造が第2図、第3図に示したものに限られず、第6図、第7図(a), (b)に示した内部電極の構造においてもその効果が失なわれることはない。

以上の実施例から明らかなとおり本発明の電歪効果素子は従来の素子に比べ変位量が大きく、繰り返し電圧パルス印加に対する寿命が著しく長い優れた特徴を有している。

図面の簡単な説明

第1図は従来の積層チップコンデンサ型構造の電歪効果素子を示す図。

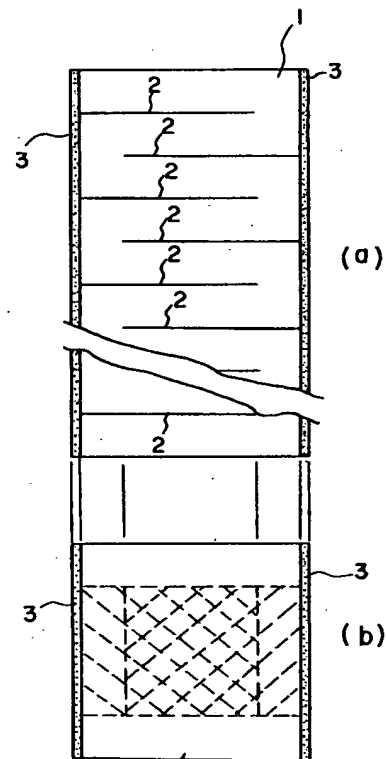
第2図は本発明による電歪効果素子の電極形状を示す図。

第3図は本発明の電歪効果素子の構造を示す図。

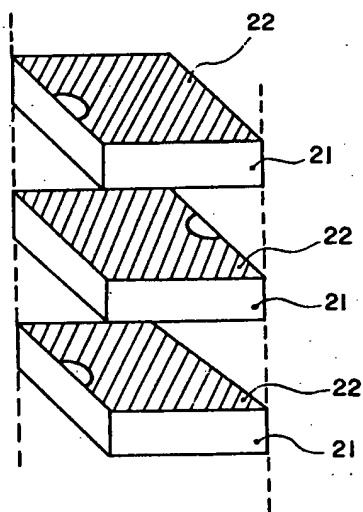
第4図は本発明電歪効果素子と従来素子の電圧と変位の関係を示す図。

第5図は本発明電歪効果素子と従来素子の繰り返し電圧パルス印加による寿命を示す図。

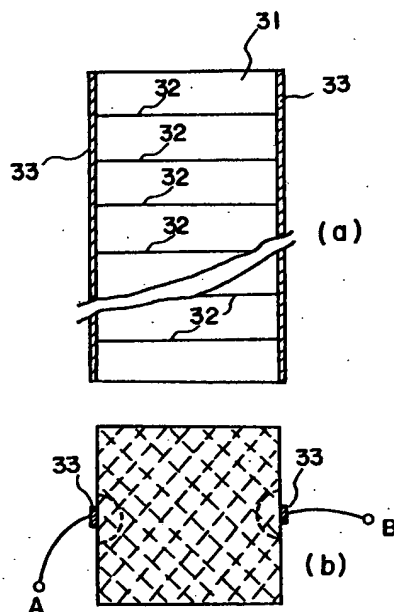
第6図、第7図は本発明の電歪効果素子の電極



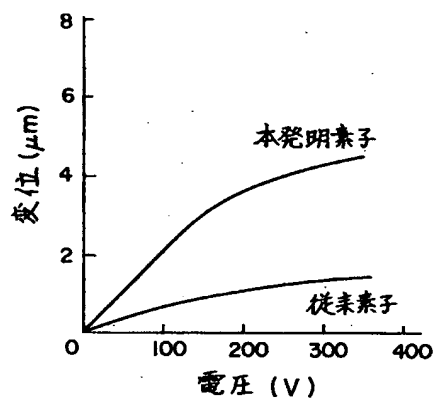
第1図



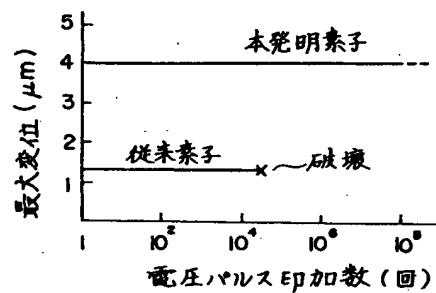
第2図



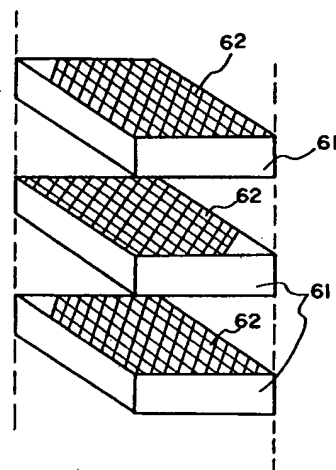
第3図



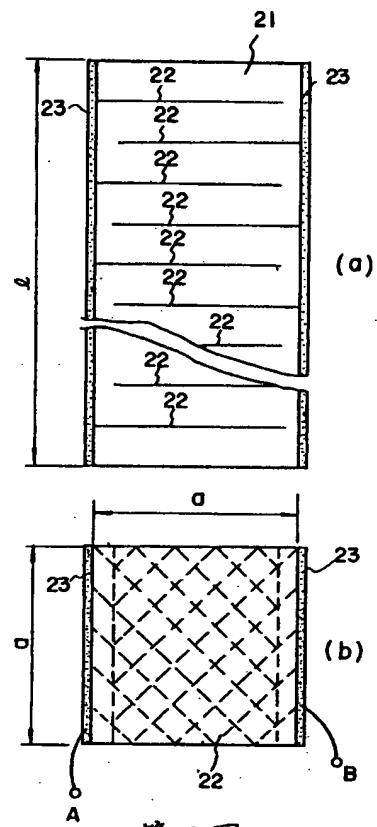
第4図



第5図



第6図



第7図

CLIPPEDIMAGE= JP358196076A

PAT-NO: JP358196076A

DOCUMENT-IDENTIFIER: JP 58196076 A

TITLE: ELECTROSTRICTIVE EFFECT ELEMENT

PUBN-DATE: November 15, 1983

INVENTOR-INFORMATION:

NAME

TAKAHASHI, SADAYUKI

YONEZAWA, MASATOMO

OCHI, ATSUSHI

YANO, TAKESHI

HAMATSUKI, TAKESHIGE

FUKUI, IZUMI

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP57079036

APPL-DATE: May 11, 1982

INT-CL (IPC): H01L041/08

ABSTRACT:

PURPOSE: To obtain an element of large amount of displacement by a method wherein a part of the outer periphery of internal electrodes is formed into a structure of overlapping with the outer periphery of the section of an electrostrictive effect element, and the area is reduced more than that of the section.

CONSTITUTION: Electrostrictive materials 21 and platinum internal electrodes 22 are laminated alternately, resulting in the electrostrictive effect element.

The outer peripheral shape of each internal electrode 22 is equal to the sectional shape of the electrostrictive element. Each internal electrode has a part or more without the electrode 22 inside its outer periphery, in order to reduce the area of each internal electrode 22 more than the sectional shape. Next, each electrode 22 exposed on the side surface of the element is connected by lead wires 23 at intervals of a layer from the outside, and thus electrodes A and B are taken out.

COPYRIGHT: (C)1983,JPO&Japio

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—196076

⑤ Int. Cl.³
H 01 L 41/08

識別記号

庁内整理番号
7131—5F

④ 公開 昭和58年(1983)11月15日
発明の数 1
審査請求 未請求

(全 4 頁)

⑭ 電歪効果素子

⑮ 特 願 昭57—79036

⑯ 出 願 昭57(1982)5月11日

⑰ 発 明 者 高橋貞行
東京都港区芝五丁目33番1号日
本電気株式会社内

⑱ 発 明 者 米沢正智
東京都港区芝五丁目33番1号日
本電気株式会社内

⑲ 発 明 者 越智篤
東京都港区芝五丁目33番1号日
本電気株式会社内

⑳ 発 明 者 矢野健
東京都港区芝五丁目33番1号日
本電気株式会社内

㉑ 発 明 者 浜付武重
東京都港区芝五丁目33番1号日
本電気株式会社内

㉒ 発 明 者 福井泉
東京都港区芝五丁目33番1号日
本電気株式会社内

㉓ 出 願 人 日本電気株式会社
東京都港区芝五丁目33番1号

㉔ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称 電歪効果素子

2. 特許請求の範囲

電歪効果を示す材料と内部電極とが交互に積層された電歪効果素子において各内部電極はその平面形状の面積が該電歪効果素子の積層方向に垂直な断面の面積より小さく、かつ各内部電極の外周の少なくとも一部は前記電歪効果素子の断面の外周と重なっている構造であり、さらに素子の外周から各内部電極を一層おきに接続してなることを特徴とする電歪効果素子。

3. 発明の詳細な説明

本発明は電歪効果素子の構造に関するものである。電歪効果素子とは固体の電歪効果を利用して電気エネルギーを機械エネルギーに変換するトランスデューサである。具体的には電歪効果の大きな固体の対向する表面に金属膜等の電極を形成し、電極

間に電位差を与えたときに発生する固体の歪を利用する。電界と平行方向に発生する歪(縦効果歪)は垂直方向に生じる歪(横効果歪)より一般には大きいので、前者を利用の方がエネルギー変換効率が高い。また、歪の大きさは電界強度に関係し、電界強度が大きい程発生する歪も大きい。

横効果を利用した電歪効果素子では一定の印加電圧でも電界と垂直方向の寸法に比例した変位量を得る事が可能である。しかしエネルギー変換効率の高い縦効果を利用した電歪効果素子では外部から印加する電圧を一定にして歪の発生する方向の寸法を増すと電界強度が低下するので変位量は大きくならない。従ってこの場合に大きな変位量を得るには電界強度が低下しない様に印加電圧を大きくすることが必要である。しかし、電圧を大きくするためには大型でかつ高価な電源が必要になり、取り扱いに対する危険度も増す。またトランスデューサを駆動するための制御回路も使用されるICの耐圧が低いのであまり高い電圧を使用することは出来ない。

以上の欠点を改善するために積層チップコンデンサ型の構造が提案されている。この構造を第1図(a)、(b)に示す。第1図(a)において電圧材料1の内部に内部電極2が一定の間隔で形成されており、一つおきに外部電極3と接続している。内部電極の間隔は通常のチップコンデンサの技術で数10ミクロン程度にすることが出来る。この構造を採用すると電極間距離がせまくなるため低電圧で駆動可能な擬効果利用の電圧効果素子が実現出来る。

ところで積層方向から見た透視図である第1図(b)から明らかな様に、この構造では内部電極の重なる面積(中央の矩形部分)は素子の断面積と比較して小さい。従って基本的には内部電極の重なった部分は電界に応じて変形するが、他の部分は変形せず、このため素子全体としての変位量はその材料が持つ固有の歪量に対応せずかなり小さくなる欠点がある。また、高い電圧を印加して大きな歪を発生させると変形する部分と変形しない部分との境界に応力集中が起こり素子が機械的に破壊する欠点がある。

果を示すことがよく知られている。

本材料の予備粉末と有機バインダー、有機溶媒とを混合し、泥漿を作製した。この泥漿をドクターブレード法でフィルム上に数100ミクロンの厚さにキャストし、グリーンシートを作製した。該シートを乾燥し、マイラーフィルムから剝離し、所定の形状に切断した後、白金ペーストを片面に印刷し、さらにこれらのシートを数10枚積層、圧着し、所定の寸法に切断した後約1200℃の温度で焼成した。

第2図(a)、(b)は本発明の構造を有する電圧効果素子の外観及び内部電極形状を示すもので、縦、横の寸法が各々 $a = 3\text{mm}$ 、長さが $l = 10\text{mm}$ の直方体で電圧材料21と白金内部電極22が交互に積層された構造になっている。この内部電極の間隔は250ミクロンである。

またこの実施例は各内部電極の外周形状がこの電圧効果素子の断面形状に等しい場合である。この場合に各内部電極の面積を該素子の積層方向に垂直な断面の面積より小さくするために各内部電

本発明の目的は上記の欠点を改善した電圧効果素子を提供することにある。本発明は電圧効果を示す材料と内部電極とが交互に積層された電圧効果素子において各内部電極はその平面形状の面積が該電圧効果素子の積層方向に垂直な断面の面積より小さく、かつ各内部電極の外周の少なくとも一部は前記電圧効果素子の断面の外周と重なっている構造であり、さらにこの素子の外側から各内部電極を一層おきに電気的に接続してなることを特徴とする。本発明の電圧効果素子は内部電極の重なる面積を大きくできるので従来構造の素子に比べ大きな変位量を実現でき、同時に破壊に対する強度が増大した。

次に実施例に従って本発明の詳細な説明を行なう。

実施例1

マグネシウム・ニオブ酸鉛 $\text{Pb}(\text{Mg}_{1/2}\text{Nb}_{1/2})\text{O}_3$ とチタン酸鉛 PbTiO_3 をモル比で9対1の割合で固溶させたセラミック材料を用いて本発明の電圧効果素子の効果を調べた。この材料は大きな電圧効

率はその外周の内側に該電極の形成されていない部分を1個所以上有している。この実施例では各内部電極中の該部分が16個所ある構造とした。この部分の数、形状、位置は適時変更することが可能である。また実施例においては電圧効果素子の断面の面積に対し、各内部電極の面積が95%、85%、70%の3種類の内部電極を有する電圧効果素子を作製した。次に素子側面に露出している各内部電極を一層おきに外部からリード線23をハンダ付けすることにより電気的に接続し、2つの電極端子A、Bをとり出した。比較のため外形寸法が同じで、電極構造の異なる第1図に示した従来の積層チップコンデンサ型の電圧効果素子と同時に試作した。電極の重なり面積は素子断面積の84%である。

素子の電極端子A、B間に直流電圧を印加して素子の長さ l 方向の変位量の測定を本発明素子と従来素子に関して行なった。結果を第3図に示す。図中①、②、③は本発明素子に関するもので、①は電極面積が素子断面積の95%、②は85%そし

て③は70%の場合である。図から明らかな様に本発明の電圧効果素子は従来素子と比較して同一印加電圧に対する変位量が多い。

実施例2

実施例1に用いた試料に関して最高電圧250V、パルス巾1msの正弦波パルス電圧を繰り返し連続的に印加して、最大変位量と寿命の測定を行なった。結果を第4図に示す。図中の番号は実施例1の試料番号に対応している。図から明らかな様に従来素子では最大変位が1.3ミクロンで約25,000回の繰り返しパルス印加で機械的に破壊した。一方本発明素子はすべて最大変位が1.3ミクロン以上で、かつ1億回の繰り返し電圧パルス印加に対しても破壊しなかった。

以上の実施例から明らかな様に本発明の電圧効果素子は従来の積層チップコンデンサ型の素子と比較して変位量、寿命共に優れていることが明らかである。

4. 図面の簡単な説明

第1図は積層チップコンデンサ型の従来の電圧効果素子の構造図。

第1図(a)は断面図。第1図(b)は積層方向からの透視図。

第2図は本発明の電圧効果素子の構造図。

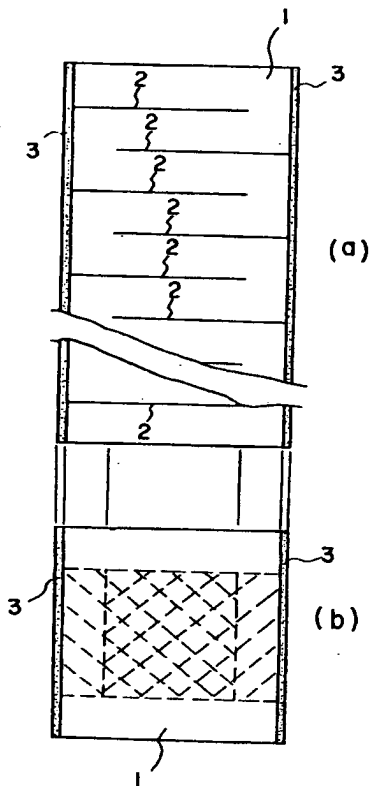
第2図(a)は側面図。第2図(b)は内部電極の形状を示す図。

第3図は本発明素子と従来素子に関する変位量と印加電圧の関係を示す図。

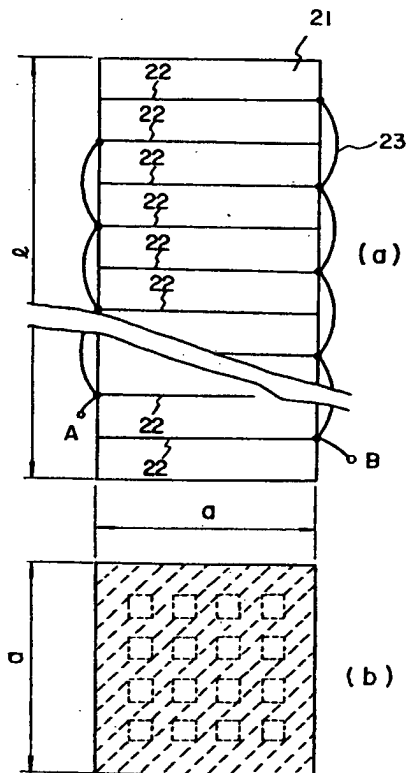
第4図は本発明素子と従来素子にパルス電圧を繰り返し印加した場合の最大変位量と寿命の関係を示す図。

なお、各図において、1、21は電圧材料、2、22は内部電極、3は外部電極、23はリード線である。

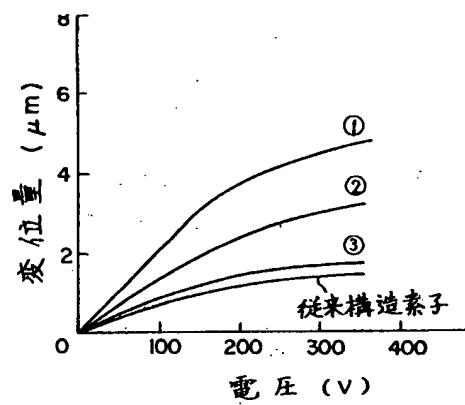
代理人 弁理士 内原 晋



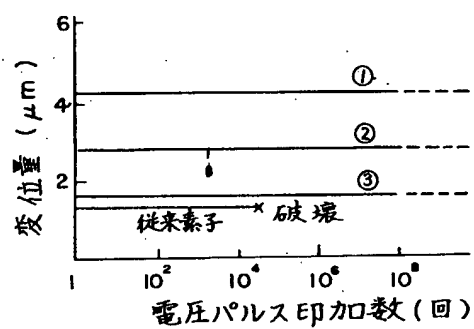
第1図



第2図



第3図



第4図

CLIPPEDIMAGE= JP361283182A

PAT-NO: JP361283182A

DOCUMENT-IDENTIFIER: JP 61283182 A

TITLE: COMPOUND PIEZOELECTRIC SUBSTANCE

PUBN-DATE: December 13, 1986

INVENTOR-INFORMATION:

NAME

OGAWA, TOSHIO

ASSIGNEE-INFORMATION:

NAME

MURATA MFG CO LTD

COUNTRY

N/A

APPL-NO: JP60124795

APPL-DATE: June 7, 1985

INT-CL (IPC): H01L041/08

ABSTRACT:

PURPOSE: To form a laminated piezoelectric substance having great efficiency of electric pressure conversion, by arranging a plurality of unidimensional laminated piezoelectric substances whose both ends are facing conductive sheets in parallel in an organic high-molecular layer and by locating ceramic piezoelectric layers connecting with each other through respective electrode layers.

CONSTITUTION: Plural number of ceramic green sheets made of a piezoelectric material, for example, three, are provided. Conductive paste layers 11b... made of high melt point metal such as palladium, platinum-palladium, silver-palladium are applied on respective surfaces of

these sheets, using screen printing and the lamination of these processed sheets is pressurized and sintered. Consequently, this lamination is developed to ceramic piezoelectric layers by magnetization and the conductive paste layers 11b... are made to be electrode layers by sintering. Thus, this ceramic piezoelectric layers respectively connect with each other through the electrode layers 11b....

Next, this laminated piezoelectric fibers 11 are arranged in given locations and the piezoelectric sheet 13 is formed by injecting an organic high molecular material 12 in these fibers. Next, the electrodes 14, 14 made of conductive rubber and with a thickness of 0.05mm are coat both surfaces of the sheet 13.

And the laminated piezoelectric fibers 11... are polarized by applying a DC electric field thereto. The odd number of layers can be put in the lamination structure is required.

COPYRIGHT: (C)1986,JPO&Japio

⑫ 公開特許公報(A)

昭61-283182

⑬ Int.Cl.⁴

H 01 L 41/08

識別記号

庁内整理番号

H-7131-5F

⑭ 公開 昭和61年(1986)12月13日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 複合圧電体

⑯ 特 願 昭60-124795

⑰ 出 願 昭60(1985)6月7日

⑱ 発 明 者 小 川 敏 夫 長岡京市天神2丁目26番10号 株式会社村田製作所内
⑲ 出 願 人 株式会社村田製作所 長岡京市天神2丁目26番10号
⑳ 代 理 人 弁理士 青 山 葆 外2名

明 細 書

1. 発明の名称

複合圧電体

2. 特許請求の範囲

(1) 圧電シートと、この圧電シートの両面にそれぞれ接して設けた2枚の可撓性の導電性シートとからなり、

該圧電シートは、複数個の1次元積層型圧電体を1次元積層型圧電体の両端を導電性シートに接して有機高分子層中に導電性シートに垂直な方向に並列に配列してなり、

該1次元積層型圧電体は、交互に接続された複数の電極層と、各電極層の間に配置されたセラミック圧電体層とからなる複合圧電体。

(2) 特許請求の範囲第1項に記載された複合圧電体において、

奇数枚の上記の圧電シートを積層し、上記の導電性シートを各圧電シートの間と積層体の両面に配置し、かつ、導電性シートを交互に接続してなる複合圧電体。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、複合圧電材料に関する。

(従来の技術)

柔軟性を有する圧電体として、複合圧電体と合形成有機高分子圧電体とが挙げられる。

複合圧電体は、樹脂(高分子)中に強誘電性セラミクスを配列させたものである。たとえば、R. E. Newhamらの定義(Mat. Res. Bull. Vol. 13, pp. 525-536, 1978)によれば、2相(樹脂と強誘電性セラミクス)の連結形態により、0-3型、1-3型等に分類される。はじめの数字0、1は、強誘電性セラミクスの次元を示し、後の数字3は、樹脂の次元を示す。たとえば、0-3型においては(第2図参照)、樹脂母体1中に強誘電体粉末2, 2, ...が分散されていて、1, 2, 3軸のどの方向にも連結しておらず柔軟である(0次元)。さらに、電極4, 4が層の両面に形成される。また、並列結合型1-3型においては(第3図参照)、樹脂母体1中に強誘電体ファイバ

3, 3, …が3軸方向に平行に両端を電極4, 4に接して並列に結合されて配置されている(1次元)。並列結合型1-3連結型圧電シートは、1, 2軸方向に柔軟であり、また、圧電シートは薄いので、事実上3軸方向にも柔軟である。

一方、合成有機高分子圧電体には、たとえば、フッ素系のポリフッ化ビニリデンP(VDF), P(VDF系共重合体、P(VDF・TrFE)や、シアンの系のポリシアニ化ビニリデン・酢酸ビニルP(VDCN・VAC)がある。

(発明の解決すべき問題点)

ところで、従来の柔軟性を有する圧電材料は、その平均比誘電率 $\overline{\epsilon_r}$ が低かった。また、平均圧電歪定数 $\overline{d_{33}}$ も、特に合成有機高分子圧電体において低く、変換効率が小さかった。

本発明の目的は、電気圧力変換の効率の大きい積層圧電体を提供することである。

(問題点を解決するための手段)

本発明に係る複合圧電体は、圧電シートと、この圧電シートの両面にそれぞれ接して設けた2枚

の可撓性の導電性シートとからなり、該圧電シートは、複数個の1次元積層型圧電体を1次元積層型圧電体の両端を導電性シートに接して有機高分子層中に導電性シートに垂直な方向に並列に配列してなり、該1次元積層型圧電体は、交互に接続された複数の電極層と、各電極層の間に配置されたセラミック圧電体層とからなる。

(作用)

本発明に係る複合圧電体において、 d_{33} 値が増大される。

(実施例)

以下、添付の第1図(a)~(f)の図面を参照して本発明の実施例を説明する。

第1図(b)に示すように、圧電材料(0.40Pb(Ni_{1/3}Nb_{2/3})O₃・0.30PbTiO₃・0.30PbZrO₃)(以下、PZTと略する)のセラミックグリーンシート11a, 11a, 11aを3枚準備し、各表面にパラジウム、白金-パラジウム、銀-パラジウム等の高融点金属よりなる導電性ペースト層11b, 11b, …をスクリーン印刷などにより付

与した。なお、最下層のセラミックグリーンシート11aの裏面にも同時に導電性ペースト層11bを付与した。その後、各セラミックグリーンシート11a, 11a, 11aを積み重ねて圧着し、焼成した。この段階で、セラミックグリーンシート11a, 11a, 11aは磁器化されてセラミック圧電体層になるとともに、導電性ペースト層11b, 11b…は焼付けられて電極層となる。さらに電極層11b, 11b, …を交互に接続する。なお、最外層の電極層11b, 11bはセラミックグリーンシート11a, 11a, 11aとの同時焼成時に酸化されやすく、抵抗が上昇する現象が見られる。したがって、焼成後にたとえば銀ペーストを用いて焼付し、電極層11b, 11bを形成してもよい。

次に、こうして作製した積層型圧電体ファイバ11, 11, …を、多数の穴のあいた2枚の真ちゅう板ラックにより所定の位置に配列する(第1図(a)参照)。次に、有機高分子(ここではシリコンゴム)12を注入し、有機高分子と複数個の積層型圧電体ファイバ板11, 11, …とからなるシ-

ート13を形成する(第1図(c)参照)。次に、シート13の両面を厚さ0.05mmの導電ゴムからなる電極14, 14で被覆する(第3図(d)参照)。次に、第1図(e)に示すように直流電界を印加し、積層型圧電体ファイバ11, 11, …を分極させる。必要ならば、たとえば第1図(f)に示す3層積層構造のように、奇数層の積層構造にする。この場合、第1図(d)に示すように、電極の端部14aを結合することにより電極が接続できる。

なお、電極については、シート13を形成した後に、メッキ法で電極(Ni)をシート13の両面に形成した後に、導電ゴムで圧着してもよい。

また、複合圧電体を構成する有機高分子としては、圧電性のないゴム類や、ポリフッ化ビニリデンなどを用いてもよい。

表に、3層積層構造の実施例についての誘電率 $\epsilon_{33}^T/\epsilon_0$ と、圧電定数 d_{33} , g_{33} についての測定値を示す。

比較のために、PZTまたはP(VDF)のみからなる圧電体、0-3連結型のPZTとP(VDF)ま

たはシリコンゴムとからなる複合圧電体、および、
並列結合型1-3連結型のPZTとPVDFまたは
はシリコンゴムとからなる複合圧電体についても、
同様に測定を行った。

表

	材 料	$\frac{T}{\epsilon_{33}/\epsilon_0}$	d_{33} ($\times 10^{-12}$ C/N)	g_{33} ($\times 10^{-3}$ Vm/N)
比較例	PZT	5000	600	16
	PVDF	13	20	160
	複合材(0-3型) PZT+PVDF	300	120	90
	複合材(0-3型) PZT+シリコンゴム	180	70	145
	複合材(1-3型) PZT+PVDF	1100	590	100
	複合材(1-3型) PZT+シリコンゴム	800	580	150
実施例	複合材(1-3型) 積層型圧電体 +シリコンゴム	3000	800	100

表より明らかなように、本実施例の複合圧電体
は、単なる0-3型や並列結合型1-3型複合圧
電体よりも d_{33} 値が大きい。また、PZTのみか
らなる従来の実用圧電体よりも d_{33} 値が高く、し
かも、可撓性を有する。

大面積の圧電シートが製造できる。

(発明の効果)

本発明により、 d_{33} 値の大きな可撓性圧電体が
提供できる。これにより、たとえば、低電圧駆動
の大型平面スピーカーやトランスデューサが実現
できる。

電極が導電性シートであるので、可撓性シート
は非常に安定であり、しかも、低コストで製造で
きる。

4. 図面の簡単な説明

第1図(a)~(f)は、本発明の実施例の製造工程
を順次示す図である。

第2図と第3図は、それぞれ、0-3型と並列
結合型1-3型の複合圧電体の断面図である。

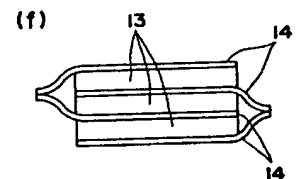
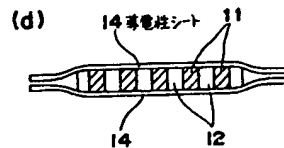
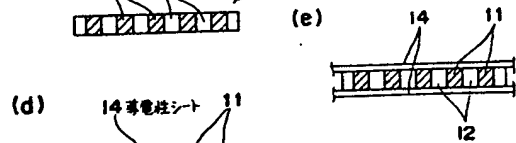
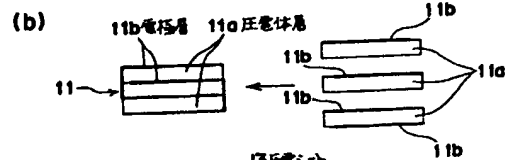
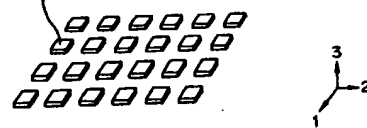
11, 11' ... 積層型圧電体ファイバ、

- 11a, 11a' ... セラミック圧電体層、
- 11b, 11b' ... 電極層、
- 12 ... シリコンゴム、
- 13 ... 圧電シート、
- 14, 14' ... 導電性シート(電極)。

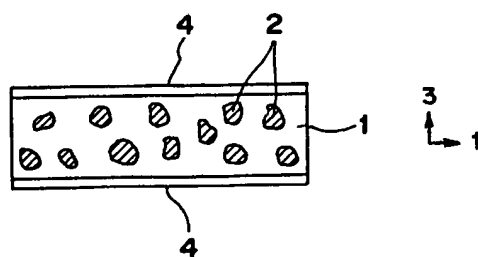
特 許 出 願 人 株式会社 村田製作所
代 理 人 弁理士 青山 葆ほか2名

第 1 図

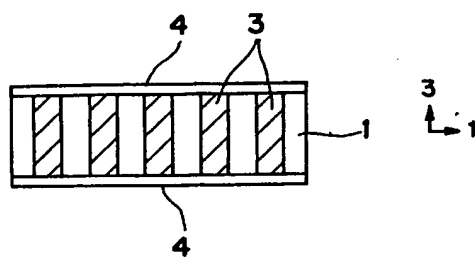
(a) 11層積層圧電体



第 2 図



第 3 図



CLIPPEDIMAGE= JP363142875A

PAT-NO: JP363142875A

DOCUMENT-IDENTIFIER: JP 63142875 A

TITLE: PIEZOELECTRIC LAMINATED ACTUATOR

PUBN-DATE: June 15, 1988

INVENTOR-INFORMATION:

NAME

FUJII, HIROMITSU

ASSIGNEE-INFORMATION:

NAME

SUMITOMO SPECIAL METALS CO LTD

COUNTRY

N/A

APPL-NO: JP61290749

APPL-DATE: December 5, 1986

INT-CL (IPC): H01L041/08

ABSTRACT:

PURPOSE: To form a constitution, in which an internal electrode layer after assembly is not peeled, by organizing the internal electrode layer of a metallic material mainly comprising palladium (Pd) and/or platinum (Pt) and shaping a plurality of holes penetrating in the laminating direction.

CONSTITUTION: A material constructing an internal electrode with a plurality of specific holes is composed of a material mainly comprising Pd and/or Pt, powdered together with Ag, Ni, etc., mixed with a binder and changed into a pasty state, and baked at a fixed temperature after application. Since a pasty electrode material is baked uniformly extending over the upper section of a

piezoelectric ceramic board 1 normally, the material does not lose its original electrical characteristics, and a plurality of small holes 6 penetrating in the laminating direction of the internal electrode can be shaped. Common materials 7 connecting each piezoelectric ceramic board 1 consisting of the same material are disposed into the holes of the internal electrode layers 2, thus firmly fixing respective piezoelectric ceramic board 1 mutually, then positively preventing peeling due to transversal effect strain on the polarization of an actuator.

COPYRIGHT: (C)1988, JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-142875

⑪ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)6月15日

H 01 L 41/08

C-7131-5F

審査請求 未請求 発明の数 2 (全5頁)

⑭ 発明の名称 圧電積層アクチュエーター

⑯ 特 願 昭61-290749

⑰ 出 願 昭61(1986)12月5日

⑱ 発 明 者 藤 井 博 満 大阪府三島郡島本町江川2-15-17 住友特殊金属株式会社山崎製作所内

⑲ 出 願 人 住友特殊金属株式会社 大阪府大阪市東区北浜5丁目22番地

⑳ 代 理 人 弁理士 押田 良久

明 細 書

1. 発明の名称

圧電積層アクチュエーター

2. 特許請求の範囲

1

圧電磁器板と内部電極層を交互に積層した積層体の対向位置にある一対の積層端面に、積層された内部電極層を一層おきに絶縁する絶縁被覆層を一対の積層端面で積層方向にずれた非対称形で設けるとともに、内部電極層を一層おきに接続する外部電極層を設けた圧電積層アクチュエーターにおいて、前記内部電極層が、パラジウム(Pd)及び/または白金(Pt)を主成分とする金属材料からなり、かつ積層方向に貫通する複数の孔を有することを特徴とする圧電積層アクチュエーター。

2

圧電磁器板と内部電極層を交互に積層した積層体の対向位置にある一対の積層端面に、積層された内部電極層を一層おきに絶縁する絶縁被覆層を一対の積層端面で積層方向にずれた非対称形で設け

るとともに、内部電極層を一層おきに接続する外部電極層を設けた圧電積層アクチュエーターにおいて、前記内部電極層が、パラジウム(Pd)及び/または白金(Pt)を主成分とする金属材料からなり、かつ積層方向に貫通する複数の孔を有するとともに、該孔内部に圧電磁器板と同材質からなり、内部電極層を介して対向する各々圧電磁器板を接続する共材を配設してなることを特徴とする圧電積層アクチュエーター。

3. 発明の詳細な説明

利用産業分野

この発明は、VTR、磁気ディスク装置、光ディスク装置等の記録再生ヘッドアクチュエーター、精密弁、精密試料位置決め機構、ドットインパクトプリンターヘッド等のアクチュエーターとして好適な圧電積層アクチュエーターに係り、組立後の内部電極層の剝離が生じない構成からなる圧電積層アクチュエーターに関する。

背景技術

圧電積層アクチュエーターの構成としては、特開昭59-175176号公報に示される如き構成が知られている。

すなわち、第3図に示す如く、圧電磁器板(1)と内部電極層(2)を交互に積層した積層体の対向位置にある一対の積層端面に、積層された内部電極層(2)を一層おきに絶縁する絶縁被覆層(3)を、一対の積層端面で積層方向にずれ且つ非対称形で設けるとともに、内部電極層(2)を一層おきに接続する外部電極層(4)を前記絶縁被覆層(3)上に設けた構成からなる。

このような構成において、外部端子(5)(5)に所要電圧を印加すると、圧電効果により積層方向に所定量の変位(伸長)を得ることができる。

上記構成の圧電積層アクチュエーターの内部電極層としては、従来から白金(Pt)、パラジウム(Pd)、ニッケル(Ni)、銀(Ag)等の金属ペーストをスクリーン印刷法、ディップ法等にて被着した後、所定温度で焼付け、圧電磁器板と一体化した構成が知られている。

発明の目的

この発明は、かかる現状に鑑み、内部電極層を介して複数枚の圧電磁器板を積層した構成において、組立後の内部電極層が剝離を生じない構成からなる圧電積層アクチュエーターを目的としている。

発明の構成と効果

この発明は、圧電磁器板からの内部電極層の剝離を防止できる圧電積層アクチュエーターの構成を目的に種々検討した結果、通常ペースト状電極材料が圧電磁器板上にわたって均一に焼付けられる、いわゆる最適焼付温度より50~200℃程度高い温度で焼付け、内部電極層に特定の孔を多数設けることにより、圧電磁器板の歪みに応じて内部電極層を歪ませることが可能となり、剝離防止が実現できることを知見し、この発明を完成したものである。

すなわち、この発明は、圧電磁器板と内部電極層を交互に積層した積層体の対向位置にある一対の積層端面に、積層された

また、圧電積層アクチュエーターとして所望の圧電効果(縦効果歪)を得るには、圧電磁器板を積層方向である厚み方向に、隣接した圧電磁器板間で分極向きが相互に逆となるように分極する必要があるが、通常、前記内部電極層、及び絶縁被覆層、外部電極層等の固着焼付時に圧電磁器板のキューリー温度以上(200℃程度以上)に加熱するため、分極はかかる加熱を終了した後、後続工程に行なっている。

しかし、圧電磁器板を積層固着した後に分極すると、目的とする縦効果歪を付与することは可能であるが、同時に横効果歪をも誘発する問題があった。

すなわち、内部電極層を介して複数枚の圧電磁器板を積層した構成では、内部電極層は歪まないが、圧電磁器板は、横効果歪を誘発しねさらにその残留歪みが横方向に生じることから、これらの歪差を要因として前記内部電極層と圧電磁器板との間で剝離を招き、アクチュエーターとしての信頼性を著しく低下させるという問題があった。

内部電極層を一層おきに絶縁する絶縁被覆層を一対の積層端面で積層方向にずれた非対称形で設けるとともに、内部電極層を一層おきに接続する外部電極層を設けた圧電積層アクチュエーターにおいて、

前記内部電極層が、パラジウム(Pd)及び/または白金(Pt)を主成分とする金属材料からなり、かつ積層方向に貫通する複数の孔を有するか、

あるいはさらに、上記内部電極層の孔内部に、圧電磁器板と同材質からなり内部電極層を介して対向する各々圧電磁器板を接続する共材を配設してなることを特徴とする圧電積層アクチュエーターである。

発明の好ましい実施態様

この発明において圧電磁器板としては、ジルコン酸チタン酸鉛(以下PZT)を主成分とする圧電磁器板、ペロブスカイト結晶構造を有する他の圧電磁器組成物を第三成分とする複合三成分PZT系圧電磁器板、チタン酸バリウム系圧電磁器板等、公

知のいずれの圧電磁器材料をも用いることができる。

また、絶縁被覆層は、外部電極層と所定の内部電極層とを電気的に絶縁するものであればよく、エポキシ樹脂、アクリル樹脂、フェノール樹脂等の熱硬化型樹脂、紫外線硬化型樹脂の他、ガラス等公知の材料が適用できる。

外部電極層も同様に、導電性熱硬化型樹脂、導電性紫外線硬化型樹脂等、公知の材料が適用できる。

この発明の特徴である複数の特定孔を有する内部電極を構成する材料は、Pdおよび/またはPtを主成分とする材料からなり、Ag、Ni等と共に粉末状にした後、バインダーとともに混合してペースト状となし、塗布後に所定温度で焼付ける。

この焼付温度は、通常ペースト状電極材料が圧電磁器板上にわたって均一に焼付けられる、所謂、最適焼付温度よりも50~200℃程度高い温度にて焼付けることによって、該材料が本来有する電気的特性を失うことなく、内部電極の積層方向に

される各圧電磁器板の厚さ、通常、

0.05mm~1mm厚みの1/2を超えると、電気信号を入力しても電気力線が効果的に作用せず、圧電効果の発生しない部分が生ずることから、圧電磁器板の厚さの1/2以下とする必要がある。

また、該貫通孔によって形成される非電極部の面積が大きくなりすぎると、アクチュエーター駆動時に入力できる電流が制限され、大きな変位を得ることができなくなるため、各々圧電磁器板の内部電極形成面における非電極部の面積と、電極部(電極被着部)の面積との比を1:1以下とする必要がある。

上記構成からなる内部電極層の孔内部に、圧電磁器板と同材質からなり、内部電極層を介して対向する各々圧電磁器板を接続する共材を配設することによって、各々圧電磁器板同志を更に強固に固着でき、アクチュエーター分極時の横効果歪による剥離を積極的に防止することができる。

上記共材は、前記の内部電極層用の材料を混合する際に、圧電磁器材と同材質からなる径1μm程

貫通する複数の小孔を形成できる。これはペースト状電極材料中のAg、Ni等、主成分となるPd、Ptより融点の低い材料が、Pd、Pt等に固溶するためと考えられる。

発明者の実験によれば、上記内部電極層の材料としてPdおよび/またはPtからなる金属または合金とAgとを、9:1~5:5の割合で混合した場合、及びPdおよび/またはPtからなる金属または合金とNiとを、9:1~7:3の割合に応じて所定温度で焼付けたとき、良好な結果が得られることを確認した。

上述の焼付温度を調節する方法の他、公知の種々の材料を圧電磁器板への被着時にあらかじめ網目状に塗布したり、任意に点在させて塗布した後、通常の焼付温度にて焼付ける方法等も可能であるが、工業的な生産規模においては、上記の材料を高い温度で焼付ける方法が効率的である。

かかる方法にて得られた小孔の形状は、円筒、角筒等の定形に限らず任意の形状で良いが、その最小内径寸法は、アクチュエーターとして必要と

度以下の微粉末を同時に混合してペースト状となし、塗布し焼付けにて圧電磁器板に被着させるとよい。

この共材が前記孔内部全体に充填されると、初期の目的である内部電極層の歪を阻害することとなるため、共材の圧電磁器板への接触面積は孔部面積の1/5以下とすることが望ましい。

以上に内部電極層の形成方法を詳述したが、絶縁層、外部電極層の形成方法の他、焼結、切断、分極等の各工程も従来から知られる種々の方法を採用することが可能である。

図面に基づく発明の開示

第1図(a)(b)及び第2図(a)(b)は、この発明の圧電積層アクチュエーターにおける圧電磁器板と内部電極層及び共材の配置構成を示す概略説明図であり、いずれも(a)は縦断面図、(b)は内部電極平面図である。第3図は圧電積層アクチュエーターの斜視説明図である。

この発明の圧電積層アクチュエーターの構造は、第3図に示す如く圧電磁器板(1)と内部電極層

(2)を交互に積層した積層体の対向位置にある一対の積層端面に、積層された内部電極層(2)を一層おきに絶縁する絶縁被覆層(3)を、一対の積層端面で積層方向にずれ且つ非対称形で設けるとともに、内部電極層(2)を一層おきに接続する外部電極層(4)を前記絶縁被覆層(3)上に設けた構成からなる。

第1図において、圧電磁器板(1)は内部電極層(2)を介して積層されるが、内部電極層(2)はPdおよび/またはPtを主成分とする材料からなり、Ag、Ni等と共に粉末状にした後、バインダーとともに混合してペースト状となし、圧電磁器板(1)の主面に塗布し、その後、ペースト状金属材料の組成に応じた最適焼付温度よりも50~200℃程度高い温度で焼付けることにより、内部電極層(2)の厚み方向に貫通する貫通孔(6)が生成する。

貫通孔(6)は、その最大径が圧電磁器板の厚さの1/2以下であり、孔総面積は内部電極層(2)の塗布面積の1/2以下である。

さらに第2図には、貫通孔(6)内に、各々圧電磁器板(1)(1)に接続する共材(7)を配置した例を示し

ている。これは内部電極層材料の混合ときに、圧電磁器材と同材質からなる径1 μ m程度以下の微粉末を同時に混合してペースト状となし、塗布、焼付により生成させるもので、共材(7)の貫通孔(6)内で占める面積は孔面積の1/5以下である。

実施例

実施例1

ジルコン酸チタン酸鉛を主成分とする100~200枚のグリーンシートに、各々PdとAgとの混合比が7:3からなる金属ペーストをスクリーン印刷したのち、積層圧着して一体とし、さらに1150~1250℃にて焼結した。

該積層体に電気泳動法にて、エポキシ系樹脂からなる絶縁層を形成し、さらに導電性エポキシ系樹脂からなる外部電極層を、積層体の露出内部電極層及び絶縁層の上面に帯状に被着し硬化させた。

この後所要寸法に切断し、所定方向に分極して圧電積層アクチュエーターとした。

例1と同様にして作成した圧電積層アクチュエーターにおいても内部電極層の剝離を全く生ずることなく良好なる作動を得た。

4.図面の簡単な説明

第1図と第2図はこの発明の圧電積層アクチュエーター圧電磁器板と内部電極層との構成を示す説明図である。第3図は圧電積層アクチュエーターの斜視説明図である。

1…圧電磁器板、2…内部電極層、3…絶縁被覆層、4…外部電極層、5…外部端子、6…貫通孔、7…共材。

出願人 住友特殊金属株式会社

代理人 押 田 良 久

得られた該アクチュエーターの各圧電磁器板の大きさは、縦3~5mm×横3~5mm×厚さ0.10~0.12mmで、また内部電極層の厚さは1~2 μ mであった。この時のアクチュエーターの全長は10~25mmであった。

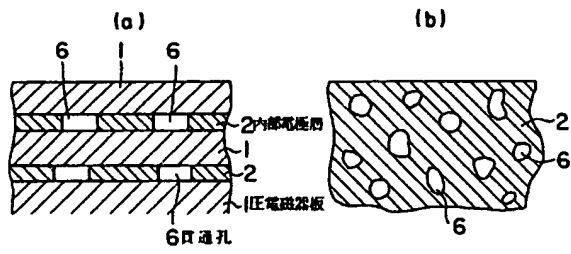
この圧電積層アクチュエーターの内部電極層を観察したところ、第1図に示す如き複数の貫通孔が形成されており、その最小内側寸法は5~40 μ mの範囲にあり、また、これら非電極部の面積と電極部の面積との比は約2:3程度であった。

上記圧電積層アクチュエーター圧電磁器板と内部電極層との剝離を生ずることなく良好に作動した。ちなみに、従来の圧電積層アクチュエーターでは、50/100の率で圧電磁器板と内部電極層との剝離を生じたが、この発明の場合は、0/100であった。

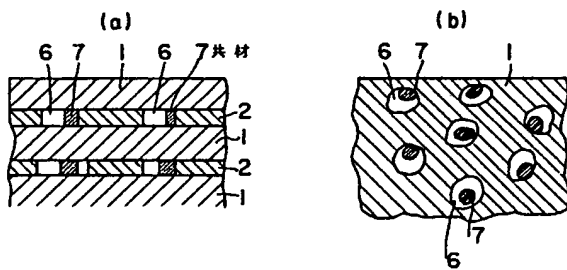
実施例2

内部電極層となる金属ペースト作成時にジルコン酸、チタン酸鉛を主成分とし、粒径が1.0 μ m以下からなる微粉末を混合し、その他はすべて実施

第1図



第2図



第3図

